



MINISTÉRIO DA EDUCAÇÃO
SECRETARIA DE EDUCAÇÃO PROFISSIONAL E TECNOLÓGICA
INSTITUTO FEDERAL FLUMINENSE
CAMPUS MACAÉ
RODOVIA AMARAL PEIXOTO, KM 164, None, IMBOASSICA, MACAÉ / RJ, CEP 27925-290
Fone: (22) 2796-5016

PLANO DE ENSINO 34/2024 - CECACM/DECM/DGCM/IFFLU

PLANO DE ENSINO

Curso: Técnico Integrado ao Ensino Médio em Automação Industrial

Eixo Tecnológico: Controle e Processos Industriais

Ano 2024

1) IDENTIFICAÇÃO DO COMPONENTE CURRICULAR	
Componente Curricular	Eletrônica Digital
Abreviatura	-
Carga horária total	60 h
Carga horária/Aula Semanal	2 h
Professor	Elder Pereira Fenili
Matrícula Siape	1654203
2) EMENTA	
Sistemas de Numeração; Álgebra de Boole; portas lógicas básicas, circuitos utilizando portas lógicas, diagrama de Veitch-Karnaugh, circuitos lógicos combinacionais e circuitos lógicos sequenciais. Codificadores, decodificadores, multiplexadores, demultiplexadores, circuitos aritméticos, contadores.	
3) OBJETIVOS DO COMPONENTE CURRICULAR	
Desenvolver a capacidade de entender e resolver problemas utilizando técnicas e conhecimentos específicos de Eletrônica Digital, projetar circuitos lógicos e combinacionais para resolução de diversas situações práticas, assim como fornecer ferramentas básicas para a compreensão de sistemas microprocessados.	
4) CONTEÚDO	
CONTEÚDO POR BIMESTRE/TRIMESTRE	RELAÇÃO INTERDISCIPLINAR

4) CONTEÚDO		
<p>1º Bimestre</p> <ol style="list-style-type: none"> 1. Sistemas numéricos: binário, octal, hexadecimal; 2. Conversão de números entre as bases 2, 8, 10 e 16; 3. Aritmética binária; 4. Tabela verdade; 5. Funções lógicas: AND, OR, NOT, NAND, NOR, XOR e NXOR; 6. Simbologia e combinação de portas lógicas; 7. Expressões booleanas: Obtenção a partir de tabela verdade e vice-versa; 8. Blocos equivalentes para as funções lógicas XOR, NXOR, NOT, AND e NAND. <p>2º Bimestre</p> <ol style="list-style-type: none"> 1. Álgebra de Boole: Propriedades e postulados; 2. Construção de mapas de Karnaugh; 3. Simplificação de expressões: algébrica e por mapas de Karnaugh; 4. Projeto de circuitos combinacionais. <p>3º Bimestre</p> <ol style="list-style-type: none"> 1. Codificadores e decodificadores. 2. Circuitos aritméticos. 3. Circuitos sequenciais: Flip-flop RS básico, RS com clock, flip-flop JK, entradas preset e clear, flip-flop D e T. <p>4º Bimestre</p> <ol style="list-style-type: none"> 1. Registradores. 2. Contador assíncrono. 3. Contadores síncronos com flip-flop tipo JK e tipo D. 4. Multiplexadores (MUX) e Demultiplexadores (DEMUX). 		<p>Circuitos eletroeletrônicos, eletrotécnica, eletrônica, laboratório de circuitos eletroeletrônicos, microprocessadores e microcontroladores</p>
5) PROCEDIMENTOS METODOLÓGICOS		
<p>As aulas de Eletrônica Digital serão majoritariamente expositivas com auxílio de quadro branco ou projeção de slides com projetor multimídia. Algumas aulas poderão ser realizadas no laboratório de informática para uso de simuladores de prototipagem de circuitos eletrônicos (TinkerCad) e também para acesso de material educativo disponível na internet.</p> <p>A processo de avaliação será realizado com periodicidade bimestral sendo composto dos seguintes itens:</p> <ol style="list-style-type: none"> 1. Uma lista de exercícios em grupo (L): 3 pontos. 2. Teste (T): 6 pontos. 3. Prova (P): 1 ponto. <p>A nota em cada bimestre (N_B) é obtida com a seguinte equação: $N_B = L+T+P$. O aluno que não alcançar no mínimo de 6,0 pontos em cada semestre terá direito a uma recuperação semestral ao término de cada semestre. A nota do semestre será substituída pela nota da respectiva recuperação semestral quando a nota for maior que a média semestral. Ao final do ano letivo e após a realização da recuperação semestral, se o aluno não atingir o mínimo de 6,0 pontos de média anual, ele realizar a Verificação Suplementar. Após a realização da Verificação Suplementar os alunos que alcançarem média anual maior ou igual a 5,0 pontos serão aprovados, enquanto os que ficarem com média anual menor 5,0 pontos serão reprovados.</p>		
6) RECURSOS FÍSICOS, MATERIAIS DIDÁTICOS E LABORATÓRIOS		
Quadro branco, projetor multimídia, computadores com simuladores instalados e acesso a internet.		
7) VISITAS TÉCNICAS E AULAS PRÁTICAS PREVISTAS		
Local/Empresa	Data Prevista	Materiais/Equipamentos/Ônibus
-	-	-
8) CRONOGRAMA DE DESENVOLVIMENTO		
Data	Conteúdo / Atividade docente e/ou discente	

8) CRONOGRAMA DE DESENVOLVIMENTO	
<p>1.º Bimestre - (15 h)</p> <p>Início: 01 de Julho de 2024</p> <p>Término: 24 de Agosto de 2024</p>	<ol style="list-style-type: none"> 1. Sistemas numéricos: binário, octal, hexadecimal; 2. Conversão de números entre as bases binária, octal, decimal e hexadecimal; 3. Aritmética binária; 4. Tabela verdade; 5. Funções lógicas: AND, OR, NOT, NAND, NOR, XOR e NXOR; 6. Simbologia e combinação de portas lógicas; 7. Expressões booleanas: Obtenção a partir de tabela verdade e vice-versa; 8. Blocos equivalentes para as funções lógicas XOR, NXOR, NOT, AND e NAND.
<p>13 de Agosto de 2024</p> <p>20 de Agosto de 2024</p>	<p>Lista 01/Teste 01</p> <p>Prova 01</p>
<p>2.º Bimestre - (15 h)</p> <p>Início: 26 de Agosto de 2024</p> <p>Término: 26 de Outubro de 2024</p>	<ol style="list-style-type: none"> 1. Álgebra de Boole: Propriedades e postulados; 2. Construção de mapas de Karnaugh; 3. Simplificação de expressões: algébrica e por mapas de Karnaugh; 4. Projeto de circuitos combinacionais.
<p>8 de Outubro de 2024</p> <p>15 de Outubro de 2024</p>	<p>Lista 02/Teste 02</p> <p>Prova 02</p>
<p>3.º Bimestre - (15 h)</p> <p>Início: 29 de Outubro de 2024</p> <p>Término: 03 de Fevereiro de 2024</p>	<ol style="list-style-type: none"> 1. Codificadores e decodificadores. 2. Circuitos aritméticos. 3. Circuitos sequenciais: Flip-flop RS básico, RS com clock, flip-flop JK, entradas preset e clear, flip-flop D e T.
<p>10 de Dezembro de 2024</p> <p>17 de Dezembro de 2024</p> <p>01 de Fevereiro de 2024</p>	<p>Lista 03/Teste 03</p> <p>Prova 03</p> <p>Recuperação Semestral I (RSI)</p>
<p>4.º Bimestre - (15 h)</p> <p>Início: 04 de Fevereiro de 2024</p> <p>Término: 12 de abril de 2024</p>	<ol style="list-style-type: none"> 1. Registradores. 2. Contador assíncrono. 3. Contadores síncronos com flip-flop tipo JK e tipo D. 4. Multiplexadores (MUX) e Demultiplexadores (DEMUX).
<p>25 de março de 2024</p> <p>01 de abril de 2024</p> <p>08 de abril de 2024</p>	<p>Lista 04/Teste 04</p> <p>Prova 04</p> <p>Recuperação Semestral II</p>
<p>14 de abril de 2024</p>	<p>Verificação Suplementar (VS)</p>
9) BIBLIOGRAFIA	
9.1) Bibliografia básica	9.2) Bibliografia complementar

9) BIBLIOGRAFIA	
<p>IDOETA. I.V ; Elementos de Eletrônica Digital. São Paulo, Ed. Érica.</p> <p>GARCIA, P.A. Eletrônica Digital: Exercícios e Laboratório. São Paulo, Ed. Érica.</p> <p>TOKHEIM, R.L. Fundamentos de Eletrônica Digital. Porto Alegre, RS : AMGH Ed., 2013.</p> <p>TOCCI R.J.; WIDMER N.S.; MOSS G.L. Sistemas Digitais Princípios e Aplicações. Pearson 2007.</p>	<p>TAUB H. Circuitos Digitais e Microprocessadores. São Paulo. McGraw-Hill, c1984.</p> <p>BIGNELL J. Eletrônica Digital. São Paulo: Cengage Learning, c2010.</p> <p>MENDONÇA A. Eletrônica digital: curso prático e exercícios. 3. ed. Rio de Janeiro: MZ, 2016.</p> <p>MALVINO A.P. Eletrônica digital: princípios e aplicações. 4. ed. São Paulo: Makron Books, 1988.</p>

Elder Pereira Fenili
Professor
Componente Curricular Eletrônica Digital

Luiz Alberto Oliveira Lima Roque
Coordenador
Curso Técnico Integrado ao Ensino Médio em Automação Industrial

Coordenação do Curso Técnico em Automação Industrial

Documento assinado eletronicamente por:

- Elder Pereira Fenili, PROFESSOR ENS BASICO TECN TECNOLOGICO, COORDENACAO DE CURSO SUPERIOR REGULAR PRESENCIAL DE ENGENHARIA DE CONTROLE E AUTOMAÇÃO, em 26/07/2024 10:55:50.
- Luiz Alberto Oliveira Lima Roque, COORDENADOR(A) - FUC1 - CAUTCM, COORDENACAO DO CURSO TÉCNICO DE NÍVEL MÉDIO PRESENCIAL DE AUTOMAÇÃO INDUSTRIAL, em 31/07/2024 14:50:01.

Este documento foi emitido pelo SUAP em 26/07/2024. Para comprovar sua autenticidade, faça a leitura do QRCode ao lado ou acesse <https://suap.iff.edu.br/autenticar-documento/> e forneça os dados abaixo:

Código Verificador: 566005
Código de Autenticação: 5f5a61d58f



Documento Digitalizado Público

PLANO DE ENSINO ELETRÔNICA DIGITAL

Assunto: PLANO DE ENSINO ELETRÔNICA DIGITAL
Assinado por: Luiz Roque
Tipo do Documento: Plano de Ensino Pessoal
Situação: Finalizado
Nível de Acesso: Público
Tipo do Conferência: Documento Original
Responsável pelo documento: Luiz Alberto Oliveira Lima Roque (1654938) (Servidor)

Documento assinado eletronicamente por:

- Luiz Alberto Oliveira Lima Roque, COORDENADOR(A) - FUC1 - CAUTCM , COORDENACAO DO CURSO TÉCNICO DE NÍVEL MÉDIO PRESENCIAL DE AUTOMAÇÃO INDUSTRIAL, em 07/08/2024 14:01:54.

Este documento foi armazenado no SUAP em 07/08/2024. Para comprovar sua integridade, faça a leitura do QRCode ao lado ou acesse <https://suap.iff.edu.br/verificar-documento-externo/> e forneça os dados abaixo:

Código Verificador: 823919
Código de Autenticação: 74d8895c73

